

## FIȘA DISCIPLINEI

### 1. Date despre program

1.1 Instituția de învățământ superior	Universitatea Tehnică din Cluj-Napoca
1.2 Facultatea	Facultatea de Electronică, Telecomunicații și Tehnologia Informației
1.3 Departamentul	Electronică Aplicată
1.4 Domeniul de studii	Inginerie electronică, telecomunicații și tehnologii informaționale
1.5 Ciclul de studii	Licență
1.6 Programul de studii / Calificarea	Microelectronica, optoelectronica și nanotehnologii
1.7 Forma de învățământ	IF – învățământ cu frecvență
1.8 Codul disciplinei	54.10

### 2. Date despre disciplină

2.1 Denumirea disciplinei	Testarea automata si validarea circuitelor integrate						
2.2 Aria de conținut	Arie teoretică Arie metodologică Arie de analiză						
2.3 Responsabil de curs	s.l. dr. ing. Jano Rajmond – Rajmond.Jano@ael.utcluj.ro						
2.4 Titularul activităților de seminar / laborator / proiect	s.l. dr. ing. Jano Rajmond – Rajmond.Jano@ael.utcluj.ro						
2.5 Anul de studiu	IV	2.6 Semestrul	2	2.7 Tipul de evaluare	Examen	2.8 Regimul disciplinei	DS/DOP

### 3. Timpul total estimat

3.1 Număr de ore pe săptămână	4	din care: 3.2 curs	2	3.3 seminar / laborator	2
3.4 Total ore din planul de învățământ	125	din care: 3.5 curs	28	3.6 seminar / laborator	28
Distribuția fondului de timp					ore
Studiul după manual, suport de curs, bibliografie și notițe					30
Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren					10
Pregătire seminarii / laboratoare, teme, referate, portofolii și eseuri					24
Tutoriat					2
Examinări					3
Alte activități: .....					-
3.7 Total ore studiu individual	69				
3.8 Total ore pe semestru	125				
3.9 Numărul de credite	5				

### 4. Precondiții (acolo unde este cazul)

4.1 de curriculum	Componente si Circuite Electronice Pasive, Circuite Integrate Digitale
4.2 de competențe	

### 5. Condiții (acolo unde este cazul)

5.1. de desfășurare a cursului	Cluj-Napoca
5.2. de desfășurare a seminarului / laboratorului / proiectului	Cluj-Napoca

## 6. Competențele specifice acumulate

Competențe profesionale	<p>Să cunoască metodele de analiza a circuitelor electronice Să cunoască mediile de simulare și modelare a circuitelor electronice Să evalueze și interpreteze datele obținute în urma simulării circuitelor electronice</p> <p>După parcurgerea disciplinei studenții vor fi capabili:</p> <ul style="list-style-type: none"> <li>- Să știe să adopte metode, tehnici și strategii de testare adecvate sistemului investigat</li> <li>- Să știe genera secvențe de test deterministe și pseudoaleatoare</li> <li>- Să știe interpreta rezultatul testelor aplicate</li> <li>- Să știe aplica principiile proiectării pentru testabilitate</li> <li>- Să cunoască standardele de testare</li> </ul> <p>După parcurgerea disciplinei studenții vor fi capabili:</p> <ul style="list-style-type: none"> <li>- Utilizarea analizoarelor de semnatura</li> <li>- Utilizarea analizoarelor logice</li> <li>- Utilizarea facilităților standardelor de testare</li> </ul>
Competențe transversale	

## 7. Obiectivele disciplinei (reieșind din grila competențelor specifice acumulate)

7.1 Obiectivul general al disciplinei	Dezvoltarea de competente in domeniul simulării și modelării și în special a testării circuitelor electronice
7.2 Obiectivele specifice	<ol style="list-style-type: none"> <li>1. Asimilarea cunoștințelor teoretice privind simularea circuitelor electronice</li> <li>2. Obținerea deprinderilor pentru utilizarea programelor de simulare a circuitelor electronice</li> </ol>

## 8. Conținuturi

Curs introductiv	Metode de predare	Observații
Manifestarea defectelor în sistemele logice	Expunere, discuții	Video-proiector
Generarea vectorilor de test determinați (ATG) pentru circuite combinaționale		
Generarea vectorilor de test determinați (ATG) pentru circuite secvențiale		
Metode de generare a testelor aleatoare (RTG)		

Generatoare de secvențe pseudoaleatoare		
Metode și tehnici de compresie a datelor		
Principiile proiectării pentru testabilitate		
Proiectare structurată pentru testabilitate		
Standardul de testare 1149.1		
Standardul de testare 1149.4		
Alte standarde utilizate în testare		
Metode de testare indirectă – testarea IDDQ		
Metode de testare indirectă – testarea pe baza amprentei termice		
<p><b>Bibliografie</b></p> <ol style="list-style-type: none"> <li>Pitică Dan - Elemente de testare pentru sisteme electronice, Editura Albastră, 2001</li> <li>Abramovici M., Breuere M., Friedman A. – Digital Systems Testing and Testable Design, Computer Science Press, 1998</li> <li>Rajmond Jano, Gabriel Chindris – Hardware and Software Testing Principles: Hands-on Training Guide, Mediamira, 2016, ISBN 978-973-713-345-8</li> </ol> <p><b>Materiale didactice virtuale</b></p> <ol style="list-style-type: none"> <li>Rajmond JANO, Elemente de testare automata, Prezenterii PowerPoint pentru curs: <a href="http://www.ael.utcluj.ro/beta/?page_id=569&amp;lang=ro">http://www.ael.utcluj.ro/beta/?page_id=569&amp;lang=ro</a></li> </ol>		
<b>8.2 Seminar / laborator / proiect</b>	<b>Metode de predare</b>	<b>Observații</b>
Lucrare 1 – Defecte parametrice și defecte de tip scurtcircuit în structurile logice	Expunere, aplicații	Calculator, Orcad PSPICE, Digilent Analog Discovery
Lucrare 2 – Defecte de tip impuls logic eronat		
Lucrarea 3 – Utilizarea regiștrilor SCAN în testare		
Lucrarea 4 – Studiul standardului IEEE1149.1		
Lucrarea 5 – Generarea testelor pseudoaleatoare		
Lucrarea 6 – Analizoare de semnătură		
Lucrarea 7 – Testarea IDDQ		
<p><b>Bibliografie</b></p> <ol style="list-style-type: none"> <li>Pitică Dan - Elemente de testare pentru sisteme electronice, Editura Albastră, 2001</li> <li>Abramovici M., Breuere M., Friedman A. – Digital Systems Testing and Testable Design, Computer Science Press, 1998</li> <li>Rajmond Jano, Gabriel Chindris – Hardware and Software Testing Principles: Hands-on Training Guide, Mediamira, 2016, ISBN 978-973-713-345-8</li> </ol> <p><b>Materiale didactice virtuale</b></p> <ol style="list-style-type: none"> <li>Rajmon JANO, Elemente de testare automata, Prezenterii PowerPoint pentru curs: <a href="http://www.ael.utcluj.ro/beta/?page_id=569&amp;lang=ro">http://www.ael.utcluj.ro/beta/?page_id=569&amp;lang=ro</a></li> </ol>		

**9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatorilor reprezentativi din domeniul aferent programului**

Competențele achiziționate vor fi necesare angajaților care-și desfășoară activitatea în domeniul proiectării și/sau testării circuitelor electronice.

**10. Evaluare**

Tip activitate	10.1 Criterii de evaluare	10.2 Metode de evaluare	10.3 Pondere din nota finală
10.4 Curs	Evaluarea cunoștințelor teoretice pe baza unor teste grila	Examen scris	70%
10.5 Seminar/Laborator	Evaluarea cunoștințelor practice pe baza unor teste practice Evaluarea activității de laborator	Evaluare practica	30%
10.6 Standard minim de performanță			
<p><b>Nivel calitativ:</b>  <i>Cunoștințe minimale:</i>                      ✓ Capacitatea de a răspunde la întrebări tip "interviu" din materie  <i>Competențe minimale:</i>                      ✓ Să poată simula defecte de tip PP0, PP1, SC                      ✓ Să poată implementa circuite simple care simulează comportament defectuos</p> <p><b>Nivel cantitativ:</b>                      ✓ Efectuarea tuturor lucrărilor de laborator                      • Notele la examen și laborator să fie minim 5.</p>			

Data completării:	Titulari	Titlu Prenume NUME	Semnătura
09.09.2021	Curs	s.l. dr. ing. Jano Rajmond	
	Aplicații	s.l. dr. ing. Jano Rajmond	

Data avizării în Consiliul Departamentului Electronică Aplicată

15.09.2022

Director Departament Electronică Aplicată  
Prof .dr. ing. Dorin Petreuş

Data aprobării în Consiliul Facultății ETTI

21.09.2022

Decan  
Prof. dr. ing. Ovidiu Aurel Pop